



МІНІСТЕРСТВО  
ЕКОНОМІЧНОГО  
РОЗВИТКУ І ТОРГІВЛІ  
УКРАЇНИ

УКРАЇНА

(19) **UA** (11) **121986** (13) **U**  
(51) МПК  
**G06F 15/177** (2006.01)

**(12) ОПИС ДО ПАТЕНТУ НА КОРИСНУ МОДЕЛЬ**

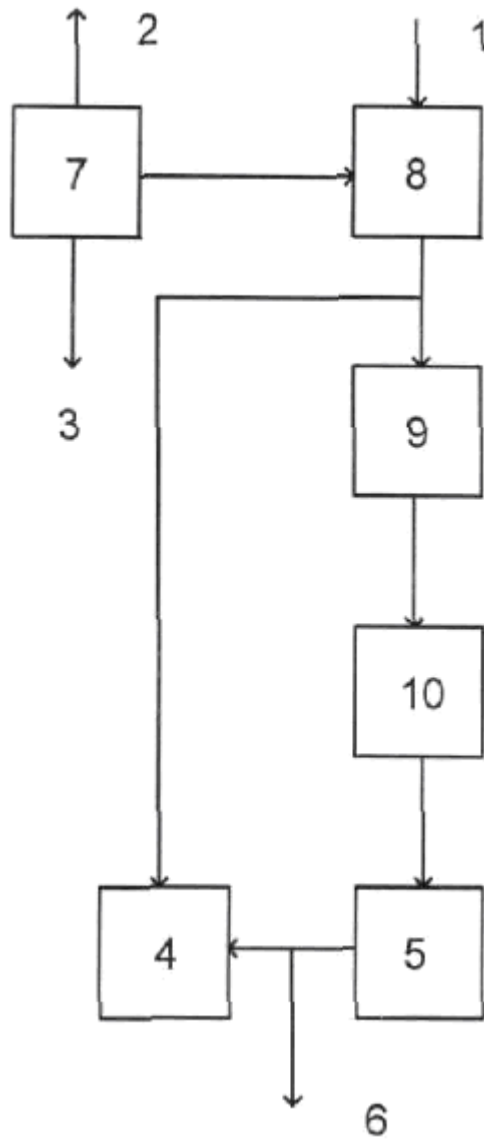
<p>(21) Номер заявки: <b>u 2017 06183</b></p> <p>(22) Дата подання заявки: <b>19.06.2017</b></p> <p>(24) Дата, з якої є чинними права на корисну модель: <b>26.12.2017</b></p> <p>(46) Публікація відомостей про видачу патенту: <b>26.12.2017, Бюл.№ 24</b></p>	<p>(72) Винахідник(и): <b>Кошовий Микола Дмитрович (UA), Кошова Ірина Іванівна (UA), Дергачов Володимир Андрійович (UA), Павлик Ганна Володимирівна (UA), Костенко Олена Михайлівна (UA)</b></p> <p>(73) Власник(и): <b>НАЦІОНАЛЬНИЙ АЕРОКОСМІЧНИЙ УНІВЕРСИТЕТ ІМ. М.Є. ЖУКОВСЬКОГО "ХАРКІВСЬКИЙ АВІАЦІЙНИЙ ІНСТИТУТ", вул. Чкалова, 17, м. Харків, 61070 (UA)</b></p>
--	--

**(54) ФОРМУВАЧ КОДІВ ІЗ ЗАДАНИМИ ВЛАСТИВОСТЯМИ**

**(57) Реферат:**

Формувач кодів із заданими властивостями має групу інформаційних входів, вихід готовності результату, керуючий вхід, блок пам'яті, лічильник, шину результату, блок керування, блок перетворення, аналізатор характеристик коду, схему порівняння.

**UA 121986 U**



Корисна модель належить до обчислювальної техніки і призначена для формування варіантів побудови кодів із заданими властивостями.

Відомий пристрій для рішення логічних рівнянь [а.с. СРСР N 1411768, кл. G 06 F 15/20, опубл. 23.07.88р.], що містить лічильник, елемент І, перший і другий елементи НІ, тригер, операційний блок, блок порівняння,  $n$  груп по  $m$  елементів І, кожна, де  $n$ - число змінних рівняння.

Відомий пристрій для розв'язання комбінаторно-логічних задач [Патент України № 38565, G 06 F 17/27, опуб. 2001р., бюл. № 4], який має  $K$  груп інформаційних входів по  $n$  розрядів у кожній, виходи результату, лічильник, блок пам'яті, тригер, перший і другий елементи НІ, вихід ознаки відсутності рішення, вихід ознаки наявності рішення, керуючий вхід, два елементи І,  $K$  блоків обчислення значення співмножника.

Недоліком відомого пристрою є обмежені функціональні можливості.

Найбільш близьким по технічній суті і результату, що досягається, є комбінаторно-логічний процесор [Патент України № 69823, G 06 F 15/177 (2006.01), опуб. 15.09.2004, бюл. № 9, 2004р.], який має групу інформаційних входів, вихід готовності результату, керуючий вхід, блок пам'яті, лічильник, шину результату, причому виходи лічильника з'єднані з адресними входами блока пам'яті.

Недоліком відомого пристрою є обмежені функціональні можливості. Відомий пристрій не дозволяє формувати варіанти побудови кодів із заданими властивостями.

В основу корисної моделі поставлено задачу вдосконалення пристрою шляхом введення нового складу елементів, та нової організації взаємозв'язків між ними, забезпечити ширші функціональні можливості при використанні корисної моделі, а саме - спроможність формувати варіанти побудови кодів із заданими властивостями.

Поставлена задача вирішується тим, що формувач кодів із заданими властивостями, який має групу інформаційних входів, вихід готовності результату, керуючий вхід, блок пам'яті, лічильник, шину результату, причому виходи лічильника з'єднані з адресними входами блока пам'яті, згідно з корисною моделлю, містить блок керування, блок перетворення, аналізатор характеристик коду, схему порівняння, причому перший вихід блока керування з'єднаний з виходом готовності рішення, другий вихід блока керування з'єднаний з керуючим входом блока перетворення, керуючий вхід з'єднаний з керуючим входом блока керування, група інформаційних входів з'єднана з інформаційними входами блока перетворення, виходи якого з'єднані з інформаційними входами блока пам'яті та входами аналізатора характеристик коду, вихід аналізатора характеристик коду з'єднаний з входами схеми порівняння, вихід якої з'єднаний з рахунковим входом лічильника, виходи лічильника з'єднані з шиною результату.

На кресленні представлена функціональна схема пристрою.

Формувач кодів із заданими властивостями має групу інформаційних входів 1, вихід готовності результату 2, керуючий вхід 3, блок пам'яті 4, лічильник 5, шину результату 6, блок керування 7, блок перетворення 8, аналізатор характеристик коду 9, схему порівняння 10, причому виходи лічильника 5 з'єднані з адресними входами блока пам'яті 4, перший вихід блока керування 7 з'єднаний з виходом готовності рішення 2, другий вихід блока керування 7 з'єднаний з керуючим входом блока перетворення 8, керуючий вхід 3 з'єднаний з керуючим входом блока керування 7, група інформаційних входів з'єднана з інформаційними входами блока перетворення 8, виходи з'єднані з інформаційними входами блока пам'яті 4 та входами аналізатора характеристик коду 9, вихід аналізатора характеристик коду 9 з'єднаний з входами схеми порівняння 10, вихід якої з'єднаний з рахунковим входом лічильника 5, виходи лічильника 5 з'єднані з шиною результату 6.

Працює пристрій таким чином.

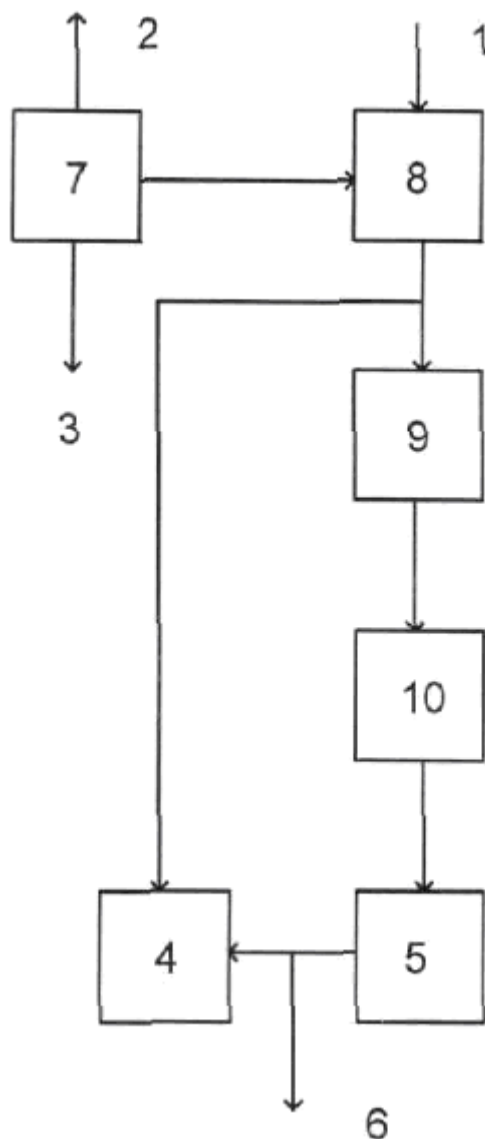
На групу інформаційних входів 1 подається початковий код (00...0,...,11...1). На керуючий вхід 3 подається сигнал "1" і блок керування 7 формує відповідні керуючі сигнали, що надходять на керуючі входи блока перетворення 8. Блок перетворення 8 перетворює початковий код відносно заданої групи перетворень. Сформований код надходить в аналізатор характеристик коду 9, який визначає кількість змін рівнів у цьому коді. Схема порівняння 10 формує сигнал "1", якщо кількість змін  $n-1$ , де  $n$  - довжина коду. Цей сигнал надходить на рахунковий вхід лічильника 5 і вид сформованого коду, який є кодом із заданими властивостями записується в блок пам'яті 4. Після аналізу всіх можливих перетворень на виході готовності результату 2 сигнал "1", що свідчить про те, що робота пристрою завершена. Кількість варіантів кодів із заданими властивостями видана на шину результату 6, а вид кодів записаний у блок пам'яті 4.

Таким чином заявлений пристрій вирішує задачу формування варіантів кодів із заданими властивостями.

60

## ФОРМУЛА КОРИСНОЇ МОДЕЛІ

5 Формувач кодів із заданими властивостями, який має групу інформаційних входів, вихід  
 10 готовності результату, керуючий вхід, блок пам'яті, лічильник, шину результату, причому виходи  
 лічильника з'єднані з адресними входами блока пам'яті, який **відрізняється** тим, що містить  
 блок керування, блок перетворення, аналізатор характеристик коду, схему порівняння, причому  
 перший вихід блока керування з'єднаний з виходом готовності рішення, другий вихід блока  
 керування з'єднаний з керуючим входом блока перетворення, керуючий вхід з'єднаний з  
 керуючим входом блока керування, група інформаційних входів з'єднана з інформаційними  
 входами блока перетворення, виходи якого з'єднані з інформаційними входами блока пам'яті та  
 входами аналізатора характеристик коду, вихід аналізатора характеристик коду з'єднаний з  
 входами схеми порівняння, вихід якої з'єднаний з рахунковим входом лічильника, виходи  
 лічильника з'єднані з шиною результату.




---

 Комп'ютерна верстка А. Крижанівський
 

---

 Міністерство економічного розвитку і торгівлі України, вул. М. Грушевського, 12/2, м. Київ, 01008, Україна
 

---

 ДП "Український інститут інтелектуальної власності", вул. Глазунова, 1, м. Київ – 42, 01601
 

---